

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2002年 7月 9日

出 願 番 号  
Application Number:

特願2002-200022

[ST.10/C]:

[JP2002-200022]

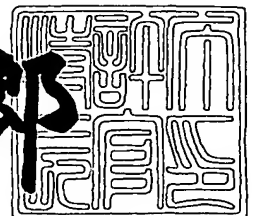
出 願 人  
Applicant(s):

シャープ株式会社

2003年 5月 6日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田 信一郎



出証番号 出証特2003-3032201

【書類名】 特許願

【整理番号】 1020215

【提出日】 平成14年 7月 9日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 31/10  
H01L 27/14

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 細川 誠

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 瀧本 貴博

【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号 シャープ株式会社内

【氏名】 笠松 利光

【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町 2 2 番 2 2 号

【氏名又は名称】 シャープ株式会社

【代理人】

【識別番号】 100064746

【弁理士】

【氏名又は名称】 深見 久郎

【選任した代理人】

【識別番号】 100085132

【弁理士】

【氏名又は名称】 森田 俊雄

【選任した代理人】

【識別番号】 100083703

【弁理士】

【氏名又は名称】 仲村 義平

【選任した代理人】

【識別番号】 100096781

【弁理士】

【氏名又は名称】 堀井 豊

【選任した代理人】

【識別番号】 100098316

【弁理士】

【氏名又は名称】 野田 久登

【選任した代理人】

【識別番号】 100109162

【弁理士】

【氏名又は名称】 酒井 將行

【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0208500

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびこれを備えた光学装置

【特許請求の範囲】

【請求項 1】 半導体基板の主表面に形成された受光面を有する受光素子と

前記受光素子の受光面を覆うように形成され、入射する光の反射を防止するための所定の層からなる反射防止膜と、

前記反射防止膜上に形成され、前記反射防止膜を保護するための保護膜と、  
前記保護膜を直接覆うように前記半導体基板上に形成されたモールド材と  
を備えた、半導体装置。

【請求項 2】 前記保護膜の屈折率と前記モールド材の屈折率との差は 0.3 以下である、請求項 1 記載の半導体装置。

【請求項 3】 前記保護膜はシリコン酸化膜を含む、請求項 1 または 2 に記載の半導体装置。

【請求項 4】 前記保護膜はポリイミド系樹脂を含む、請求項 1 ～ 3 のいずれかに記載の半導体装置。

【請求項 5】 前記受光素子が形成された領域とは異なる前記半導体基板の領域に形成され、所定の信号を処理するための信号処理回路部を備えた、請求項 1 ～ 4 のいずれかに記載の半導体装置。

【請求項 6】 前記信号処理回路部を覆うように形成された第 1 絶縁膜を備え、

前記保護膜は前記第 1 絶縁膜と同じ層から形成された膜を含む、請求項 5 記載の半導体装置。

【請求項 7】 前記半導体基板上に第 2 絶縁膜を介在させて形成された第 1 配線を備え、

前記保護膜は前記第 2 絶縁膜と同じ層から形成された膜を含む、請求項 6 記載の半導体装置。

【請求項 8】 前記第 1 配線を覆うように形成された第 3 絶縁膜を備え、  
前記保護膜は前記第 3 絶縁膜と同じ層から形成された膜を含む、請求項 7 記載

の半導体装置。

【請求項 9】 前記第 3 絶縁膜上に形成された第 2 配線と、  
前記第 2 配線を覆うように形成された第 4 絶縁膜と  
を備え、

前記保護膜は前記第 4 絶縁膜と同じ層から形成された膜を含む、請求項 8 記載  
の半導体装置。

【請求項 10】 請求項 1～9 のいずれかに記載された半導体装置を備えた  
、光学装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は半導体装置およびこれを備えた光学装置に関し、特に、フォトダイオードを有する半導体装置と、そのような半導体装置を備えた光学装置に関するものである。

【0002】

【従来技術】

フォトダイオードは光学信号を電気信号に変換することが可能であり、各種の光－電気変換機器における制御用光センサーなどに広く用いられている。フォトダイオードの感度を向上させるため、フォトダイオードの上方には入射する光が反射するのを防止するための反射防止膜が形成される。

【0003】

反射防止膜としてシリコン酸化膜およびシリコン窒化膜が用いられる。フォトダイオードの上方に、たとえば膜厚約 32 nm のシリコン酸化膜を形成し、さらにその上に膜厚約 55 nm のシリコン窒化膜を形成することによって、波長 780 nm および 650 nm の光に対して、光の反射率が 6 % 以下となる。

【0004】

波長 780 nm の光は CD (Compact Disk) または MD (Mini Disk) 等の情報の読取りや書き込みに適用される。波長 650 nm の光は DVD (Digital Versatile Disk) の情報の読取りや書き込みに適用される。

## 【 0 0 0 5 】

反射防止膜による反射率は反射防止膜をなす膜の膜厚に大きく依存する。このため、反射防止膜が形成された後の工程においては反射防止膜がエッチングによって膜厚が減少しないようにする必要がある。

## 【 0 0 0 6 】

そのために、たとえば、反射防止膜が形成された直後に反射防止膜を保護するためのシリコン酸化膜が形成される。その後所定の工程を経て最終的にカバー絶縁膜が形成される。さらに所定のエッチングを施した後に、反射防止膜を保護していたシリコン酸化膜にウエットエッチングを施すことにより除去することで、反射防止膜の膜厚の減少が阻止される。

## 【 0 0 0 7 】

そのような従来のフォトダイオードを備えた半導体装置の一例を図 5 に示す。図 5 に示すように、半導体基板 1 0 1 には、NPN トランジスタが形成される領域 T とフォトダイオードが形成される領域 PD が設けられている。

## 【 0 0 0 8 】

次に、その製造方法に一例について説明する。たとえば抵抗率  $60 \Omega \cdot \text{cm}$  の P-型シリコン基板 1 0 1 の表面に NPN トランジスタのコレクタ領域となる N+ 型埋め込み領域 1 0 2 と P+型素子分離領域 1 0 4 が選択的に形成される。次に、P-型シリコン基板 1 0 1 上に、たとえば抵抗率  $2 \Omega \cdot \text{cm}$ 、膜厚約  $2 \mu\text{m}$  の N 型エピタキシャル層 1 0 3 が形成される。

## 【 0 0 0 9 】

次に、N 型エピタキシャル層 1 0 3 に、たとえば LOCOS 法によりシリコン酸化膜からなる素子分離絶縁膜 1 0 5 が形成される。素子分離は、素子分離絶縁膜 1 0 5、P+型素子分離領域 1 0 4 および P-型シリコン基板 1 0 1 によって行なわれる。なお、P+型素子分離領域 1 0 4 は、フォトダイオードのアノード取出し部（電極）としても利用される。

## 【 0 0 1 0 】

一方、領域 PD では、たとえば熱酸化法により膜厚約  $32 \text{ nm}$  のシリコン酸化膜 1 1 6 a が形成され、N 型エピタキシャル層 1 0 3 に N+型領域 1 1 1 が形成

される。次に、CVD (Chemical Vapor Deposition) 法により膜厚約 55 nm のシリコン窒化膜 116b が形成される。

【0011】

その後、所定のフォトリソグラフィーおよびエッチングを施して、フォトダイオードの受光面が位置する領域 S 以外の領域に位置するシリコン窒化膜を除去することにより、領域 PD 上に反射防止膜 116 が形成される。

【0012】

次に、NPN トランジスタが形成される領域 T では、素子分離絶縁膜 105 によって囲まれた一つの領域に、N+型コレクタ領域 106 が形成される。次に、素子分離絶縁膜 105 によって囲まれた他の領域の N 型エピタキシャル層 103 に、P 型ベース領域 110 が形成される。

【0013】

次に、たとえばシリコン酸化膜からなる絶縁膜 107 が形成される。次に、P 型ベース領域 110 の上に位置する絶縁膜 107 にエミッタのコンタクト領域となる N+型ポリシリコン層 114 が形成される。なお、N+型ポリシリコン層 114 は、フォトダイオード領域にもカソード取出し部（電極）として形成される。

【0014】

その後、所定のアニール処理を施すことにより、N+型ポリシリコン層 114 中の n 型不純物を拡散させて N 型エミッタ領域 108 が形成される。このようにして、N 型エミッタ領域 108、P 型ベース領域 110 および N+型コレクタ領域 106 を有する NPN トランジスタが形成される。

【0015】

次に、NPN トランジスタおよびフォトダイオードの全体を覆うように、たとえばシリコン酸化膜からなる第 1 の層間絶縁膜 112 が形成される。絶縁膜 105 および第 1 の層間絶縁膜 112 の所定の領域にコンタクトホールを形成し、たとえばチタンタングステンおよびアルミニウムなどを堆積することによって第 1 の配線 115 が形成される。

【0016】

次に、第 1 の配線 115 を覆うように、たとえばシリコン酸化膜とシリコン窒

化膜からなる第2の層間絶縁膜113が形成される。その第2の層間絶縁膜113上にたとえばアルミニウムなどからなる第2の配線117が形成される。その第2の配線117上には、たとえばシリコン窒化膜からなるカバー絶縁膜118が形成される。

#### 【0017】

上述した第1の配線115および第2の配線117をパターニングする際には、フォトダイオードの受光面が位置する領域Sの部分が除去される。また、第2の層間絶縁膜113およびカバー絶縁膜118をそれぞれ形成した後にも、フォトダイオードの受光面が位置する領域Sの部分が除去される。

#### 【0018】

これにより、カバー絶縁膜118が形成された段階で、フォトダイオードの受光面が位置する領域Sでは第1の層間絶縁膜120の表面が露出した状態にあり、反射防止膜116が第1の層間絶縁膜120により保護された状態にある。その後、ウェットエンチングを施すことにより受光面が位置する領域Sの第1の層間絶縁膜120が除去されて、反射防止膜116が露出される。

#### 【0019】

次に、NPNトランジスタおよびフォトダイオードの製造工程が完了したシリコン基板（ウェハ）にダイシングが行なわれて、半導体チップが形成される。個々の半導体チップは銀ペースト等によりリードフレームに装着され、モールド絶縁膜119によりモールドされる。このようにして、フォトダイオードを有する半導体装置が完成する。

#### 【0020】

##### 【発明が解決しようとする課題】

しかしながら、上述した従来の半導体装置では次のような問題点があった。フォトダイオードを有する半導体装置では、フォトダイオードの感度を向上させるため、フォトダイオードの上方には反射防止膜116が形成される。反射防止膜116による反射率は反射防止膜116の膜厚に大きく依存する。

#### 【0021】

このため、反射防止膜116が形成された後の工程において、反射防止膜11



6 がエッチングによって膜厚が減少しないように反射防止膜 1 1 6 を保護するための第 1 の層間絶縁膜 1 2 0 が形成される。

【 0 0 2 2 】

この第 1 の層間絶縁膜 1 2 0 は、上述したように、最終的にウエットエッチングにより除去されることになる。そのため、付加的な工程が必要になるという問題点があった。

【 0 0 2 3 】

また、モールド絶縁膜により半導体チップをモールドする際に、フォトダイオードの受光面が位置する領域 S では反射防止膜 1 1 6 が露出しているために、この領域と他の領域との段差が比較的大きく、この段差部分に空気が残りやすくなる傾向にある。そのため、光感度のばらつきの要因となることがある。

【 0 0 2 4 】

本発明は、上記問題点を解決するためになされたものであり、一つの目的は光の反射率を悪化させることなく工程の削減が図られる半導体装置を提供することであり、他の目的はそのような半導体装置を備えた光学装置を提供することである。

【 0 0 2 5 】

【課題を解決するための手段】

本発明の一つの局面における半導体装置は、受光素子と反射防止膜と保護膜とモールド材とを備えている。受光素子は、半導体基板の主表面に形成された受光面を有する。反射防止膜は、受光素子の受光面を覆うように形成され、入射する光の反射を防止するための所定の層からなる。保護膜は、反射防止膜上に形成されて反射防止膜を保護する。モールド材は保護膜を直接覆うように半導体基板上に形成されている。

【 0 0 2 6 】

この構成によれば、モールド材が反射防止膜を直接覆うように半導体基板上に形成された従来の半導体装置と比較すると、保護膜が反射防止膜上に位置することで、受光素子の受光面が位置する領域の保護膜を除去する必要がなく工程削減を図ることができるとともに、保護膜の膜厚の変化に対しても光の反射率を比較

的に低い値に抑えることができることがわかった。

【 0 0 2 7 】

また、保護膜の屈折率とモールド材の屈折率との差は 0. 3 以下であることが好ましい。

【 0 0 2 8 】

これにより、波長 7 8 0 n m と 6 5 0 n m のそれぞれの光に対して、保護膜に起因するばらつきによらず反射率を 1 0 % 以下に抑えることができることがわかった。

【 0 0 2 9 】

そのような保護膜としては、具体的にシリコン酸化膜あるいはポリイミド系樹脂を含むことが好ましい。

【 0 0 3 0 】

そして、受光素子が形成された領域とは異なる半導体基板の領域に形成され、所定の信号を処理するための信号処理回路部を備えていることが好ましい。

【 0 0 3 1 】

この場合には、信号処理回路部を覆うように形成された第 1 絶縁膜を備え、保護膜は第 1 絶縁膜と同じ層から形成された膜を含むことが好ましい。

【 0 0 3 2 】

また、半導体基板上に第 2 絶縁膜を介在させて形成された第 1 配線を備え、保護膜は第 2 絶縁膜と同じ層から形成された膜を含むことが好ましい。

【 0 0 3 3 】

さらに、第 1 配線を覆うように形成された第 3 絶縁膜を備え、保護膜は第 3 絶縁膜と同じ層から形成された膜を含むことが好ましい。

【 0 0 3 4 】

さらに、第 3 絶縁膜上に形成された第 2 配線と、第 2 配線を覆うように形成された第 4 絶縁膜とを備え、保護膜は第 4 絶縁膜と同じ層から形成された膜を含むことが好ましい。

【 0 0 3 5 】

これにより、信号処理回路部を形成する工程に合わせて保護膜を同時に形成す

ることができる。

【0036】

本発明の他の局面における光学装置は、請求項1～9のいずれかに記載された半導体装置を備えた光学装置である。

【0037】

この光学装置によれば、光の反射率を比較的に低い値に抑えることができ、しかも、生産コストを削減することができる。

【0038】

【発明の実施の形態】

実施の形態1

本発明の実施の形態1に係る半導体装置について説明する。図1に示された半導体装置は、フォトダイオードとバイポーラ素子を搭載した回路内蔵受光素子である。図1に示すように、紙面に向かって左側の領域TにNPNトランジスタが形成され、右側の領域PDにフォトダイオードが形成されている。

【0039】

NPNトランジスタとフォトダイオードを形成する工程は従来の方法と同様である。たとえば抵抗率 $60\Omega \cdot \text{cm}$ のP-型シリコン基板1の表面に、NPNトランジスタのコレクタ領域となるN+型埋め込み領域2とP+型素子分離領域4が選択的に形成される。

【0040】

次に、P-型シリコン基板1の表面上に、たとえば抵抗率 $2\Omega \cdot \text{cm}$ 、膜厚約 $2\mu\text{m}$ のN型エピタキシャル層3が形成される。次に、N型エピタキシャル層3に、たとえばLOCOS法によりシリコン酸化膜からなる素子分離絶縁膜5が形成される。

【0041】

なお、素子分離は、素子分離絶縁膜5、P+型素子分離領域4およびP-型シリコン基板1によって行なわれる。なお、P+型素子分離領域4は、フォトダイオードのアノード取出し部（電極）としても利用される。

【0042】

一方、フォトダイオードが形成される領域PDでは、たとえば熱酸化法により膜厚約32nmのシリコン酸化膜16aが形成され、N型エピタキシャル層3にN+型領域11が形成される。次に、CVD法により膜厚約55nmのシリコン窒化膜16bが形成される。

## 【0043】

その後、所定のフォトリソグラフィーおよびエッチングを施して、フォトダイオードの受光面が位置する領域S以外の領域に位置するシリコン窒化膜を除去することにより、反射防止膜16が形成される。

## 【0044】

次に、NPNトランジスタ領域では、素子分離絶縁膜5によって囲まれた一つの領域に、N+型コレクタ領域6が形成される。次に、素子分離絶縁膜5によって囲まれた他の領域のN型エピタキシャル層3に、P型ベース領域10が形成される。

## 【0045】

次に、たとえばシリコン酸化膜からなる絶縁膜7が形成される。次に、P型ベース領域10の上に位置する絶縁膜7にエミッタのコンタクト領域となるN+型ポリシリコン層14が形成される。なお、N+型ポリシリコン層14は、フォトダイオードが形成される領域PDにも、カソード取出し部（電極）として形成される。

## 【0046】

その後、所定のアニール処理を施すことにより、N+型ポリシリコン層14中のn型不純物を拡散させてN型エミッタ領域8が形成される。このようにして、N型エミッタ領域8、P型ベース領域10およびN+型コレクタ領域6を有するNPNトランジスタが形成される。

## 【0047】

次に、NPNトランジスタおよびフォトダイオードの全体を覆うように、たとえばシリコン酸化膜からなる第1の層間絶縁膜12が形成される。絶縁膜5および第1の層間絶縁膜12の所定の領域にコンタクトホールを形成し、たとえばチタンタングステンおよびアルミニウムなどを堆積することによって第1の配線1

5 が形成される。

【 0 0 4 8 】

次に、第 1 の配線 1 5 を覆うように、たとえばシリコン酸化膜とシリコン窒化膜の積層膜からなる第 2 の層間絶縁膜 1 3 が形成される。その第 2 の層間絶縁膜 1 3 上にたとえばアルミニウムなどからなる第 2 の配線 1 7 が形成される。その第 2 の配線 1 7 上には、たとえばシリコン窒化膜からなるカバー絶縁膜 1 8 が形成される。

【 0 0 4 9 】

上述した第 1 の配線 1 5 および第 2 の配線 1 7 をパターニングする際には、フォトダイオードの受光面が位置する領域 S の部分が除去される。また、第 2 の層間絶縁膜 1 3 およびカバー絶縁膜 1 8 をそれぞれ形成した後にも、フォトダイオードの受光面が位置する領域 S の部分が除去される。

【 0 0 5 0 】

カバー絶縁膜 1 8 が形成された段階で、フォトダイオードの受光面が位置する領域 S では反射防止膜 1 6 上には、絶縁膜 7 と第 1 の層間絶縁膜 1 2 からなる保護用絶縁膜 2 0 のみが残された状態にあり、その後、保護用絶縁膜 2 0 は、従来の半導体装置のようにエッチングによって除去されることはなく、反射防止膜 1 6 は保護用絶縁膜 2 0 によって覆われている。

【 0 0 5 1 】

次に、NPN トランジスタおよびフォトダイオードの製造工程が完了したシリコン基板（ウェハ）にダイシングが行なわれて、半導体チップが形成される。個々の半導体チップは銀ペースト等によりリードフレームに装着され、透明のモールド樹脂等のモールド絶縁膜 1 9 によってモールドされる。このようにして、フォトダイオードを有する半導体装置が完成する。

【 0 0 5 2 】

このようにして形成された本発明に係る半導体装置では、反射防止膜 1 6 上に絶縁膜 7 および第 1 の層間絶縁膜 1 2 からなる保護用絶縁膜 2 0 が残されている点において従来の半導体装置と異なる。

【 0 0 5 3 】

ここで、反射防止膜 1 6（シリコン酸化膜 1 6 a とシリコン窒化膜 1 6 b）、保護用絶縁膜 2 0（絶縁膜 7 と第 1 の層間絶縁膜 1 2）およびモールド絶縁膜 1 9 からなる積層膜における反射率の保護用絶縁膜 2 0 の膜厚依存性を評価した。

【0 0 5 4】

その結果を図 2 に示す。図 2 では、波長 7 8 0 n m と 6 5 0 n m のそれぞれの光に対する反射率が示されている。シリコン酸化膜 1 6 a の屈折率を 1. 4 5、シリコン窒化膜 1 6 b の屈折率を 2. 0 0、モールド絶縁膜 1 9 の屈折率を 1. 5 4 とした。

【0 0 5 5】

なお、すでに説明したように、波長 7 8 0 n m の光は C D または M D 等の情報の読取りや書き込みに適用され、波長 6 5 0 n m の光は D V D の情報の読取りや書き込みに適用される。

【0 0 5 6】

図 2 に示すように、保護用絶縁膜 2 0 の膜厚がばらついても反射率はいずれも 6 % 以下を達成できることがわかった。また、反射率のばらつきも約 3 % 程度であり、良好な反射率特性が得られることがわかった。

【0 0 5 7】

上述した半導体装置によれば、フォトダイオードの受光面が位置する領域 S の保護用絶縁膜 2 0 を除去する処理を施すことなく所望の低い反射率が得られて、工程削減を図ることができる。

【0 0 5 8】

また、保護用絶縁膜 2 0 が除去されないことで、フォトダイオードの受光面が位置する領域 S とそれ以外の領域との段差を軽減することができ、モールド絶縁膜により半導体チップをモールドする際に、フォトダイオードが形成された領域の部分に空気が残るのを防ぐことができる。

【0 0 5 9】

さらに、保護用絶縁膜 2 0 を構成する絶縁膜 7 および第 1 の層間絶縁膜 1 2 は、半導体基板 1 にトランジスタを形成する工程に合わせて同時に形成することができる。

## 【 0 0 6 0 】

## 実施の形態 2

本発明の実施の形態 2 に係る半導体装置について説明する。図 3 に示す半導体装置では、第 2 の層間絶縁膜 1 3 として単層のシリコン酸化膜が用いられる。カバー絶縁膜 1 8 としてポリイミド系樹脂が用いられている。そして、フォトダイオードの受光面が位置する領域 S の第 1 の層間絶縁膜 1 2 上に、第 2 の層間絶縁膜 1 3 およびカバー絶縁膜 1 8 が除去されずに残されている。

## 【 0 0 6 1 】

なお、これ以外の構成については、実施の形態 1 において説明した図 1 に示す半導体装置と同様なので、同一部材には同一符号を付しその説明を省略する。

## 【 0 0 6 2 】

上述した半導体装置によれば、まず、前述した半導体装置と同様に、フォトダイオードの受光面が位置する領域 S の保護用絶縁膜 2 0 を除去する処理を施すことなく所望の低い反射率が得られて、工程削減を図ることができる。

## 【 0 0 6 3 】

また、絶縁膜 7、第 1 の層間絶縁膜 1 2、第 2 の層間絶縁膜 1 3 およびカバー絶縁膜 1 8 を保護用絶縁膜 2 0 とすることで、フォトダイオードの受光面が位置する領域 S の段差をさらに軽減することができる。そして、カバー絶縁膜 1 8 としてポリイミド系樹脂を用いることで耐湿性をより向上することができる。

## 【 0 0 6 4 】

また、保護用絶縁膜 2 0 の膜厚が前述した半導体装置の場合よりも厚くなっても、図 2 に示されるように、保護絶縁膜 2 0 の膜厚の比較的広い範囲わたって低い反射率が達成されて、光の反射率を比較的低く維持することができる。

## 【 0 0 6 5 】

ここで、モールド絶縁膜 1 9 により半導体装置をモールドした際における反射率のモールド絶縁膜 1 9 の屈折率依存性を図 4 に示す。反射率の範囲は、保護用絶縁膜 2 0 をなすシリコン酸化膜の膜厚が変化した場合における反射率のばらつきの範囲を示し、範囲 L 1 は波長 6 5 0 n m の光に対する反射率の範囲を示し、範囲 L 2 は波長 7 8 0 n m の光に対する反射率の範囲を示す。

## 【0066】

図4に示すように、波長780nmと650nmのそれぞれの光に対して、保護用絶縁膜20に起因するばらつきによらず反射率を10%以下に抑えるためには、保護用絶縁膜20をなすシリコン酸化膜の屈折率(1.45)とモールド絶縁膜19の屈折率との差D1が0.3以下であることが好ましい。

## 【0067】

このように、保護用絶縁膜20の屈折率とモールド絶縁膜19の屈折率との差D1が0.3以下であれば、保護用絶縁膜20に起因するばらつきによる反射率の変化を比較的低く抑えることができ、このような保護用絶縁膜20より下方に位置する反射防止膜16が保護用絶縁膜20によって保護されることになる。

## 【0068】

さらに、フォトダイオードに十分な感度をもたせるために反射率を6%以下に抑えるには、保護用絶縁膜20をなすシリコン酸化膜の屈折率とモールド絶縁膜19の屈折率との差D2が0.1以下であることが好ましい。これにより、フォトダイオードの光感度を向上することができる。

## 【0069】

上述した各実施の形態では、半導体基板に形成されるトランジスタとしてNPNトランジスタを例に挙げたが、PNPトランジスタやMOSトランジスタ等が形成されていてもよい。また、トランジスタのほかに抵抗や容量等の素子も形成されていてもよい。

## 【0070】

また、受光素子としてフォトダイオードを例に挙げて説明したが、所定の波長の光を受光して信号に変換する素子であればフォトダイオードに限られない。

## 【0071】

また、反射防止膜としては信号光の波長に合わせて膜の構成およびその膜厚を変更することが可能であり、たとえば、シリコン窒化膜1層のみからなる反射防止膜や、2層以上の積層膜からなる反射防止膜を適用することができる。

## 【0072】

上述した半導体装置は、単体の受光装置として適用することができる他、半導



体レーザ、ホログラムおよび集光レンズ等と一体となったホログラムレーザ等の光学装置にも適用することがきる。

【0073】

今回開示された実施の形態はすべての点で例示であって、制限的なものではないと考えられるべきである。本発明は上記の説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【0074】

【発明の効果】

本発明の一つの局面における半導体装置によれば、モールド材が反射防止膜を直接覆うように半導体基板上に形成された従来の半導体装置と比較すると、保護膜が反射防止膜上に位置することで、受光素子が形成された領域の保護膜を除去する必要がなく工程削減を図ることができるとともに、保護膜の膜厚の変化に対しても光の反射率を比較的に低い値に抑えることができることがわかった。

【0075】

また、保護膜の屈折率とモールド材の屈折率との差は0.3以下であることが好ましく、これにより、波長780nmと650nmのそれぞれの光に対して、保護膜に起因するばらつきによらず反射率を10%以下に抑えることができることがわかった。

【0076】

また、受光素子が形成された領域とは異なる半導体基板の領域に形成され、所定の信号を処理するための信号処理回路部を備えていることが好ましく、信号処理回路部を形成する工程に合わせて保護膜を同時に形成することができる。

【0077】

また、本発明の他の局面における光学装置によれば、光の反射率を比較的に低い値に抑えることができ、しかも、生産コストを削減することができる。

【図面の簡単な説明】

【図1】 本発明の実施の形態1に係る半導体装置の断面図である。

【図2】 同実施の形態において、光の反射率の保護用絶縁膜の膜厚依存性

を示す図である。

【図 3】 本発明の実施の形態 2 に係る半導体装置の断面図である。

【図 4】 同実施の形態において、光の反射率のモールド絶縁膜の屈折率依存性を示す図である。

【図 5】 従来の半導体装置の断面図である。

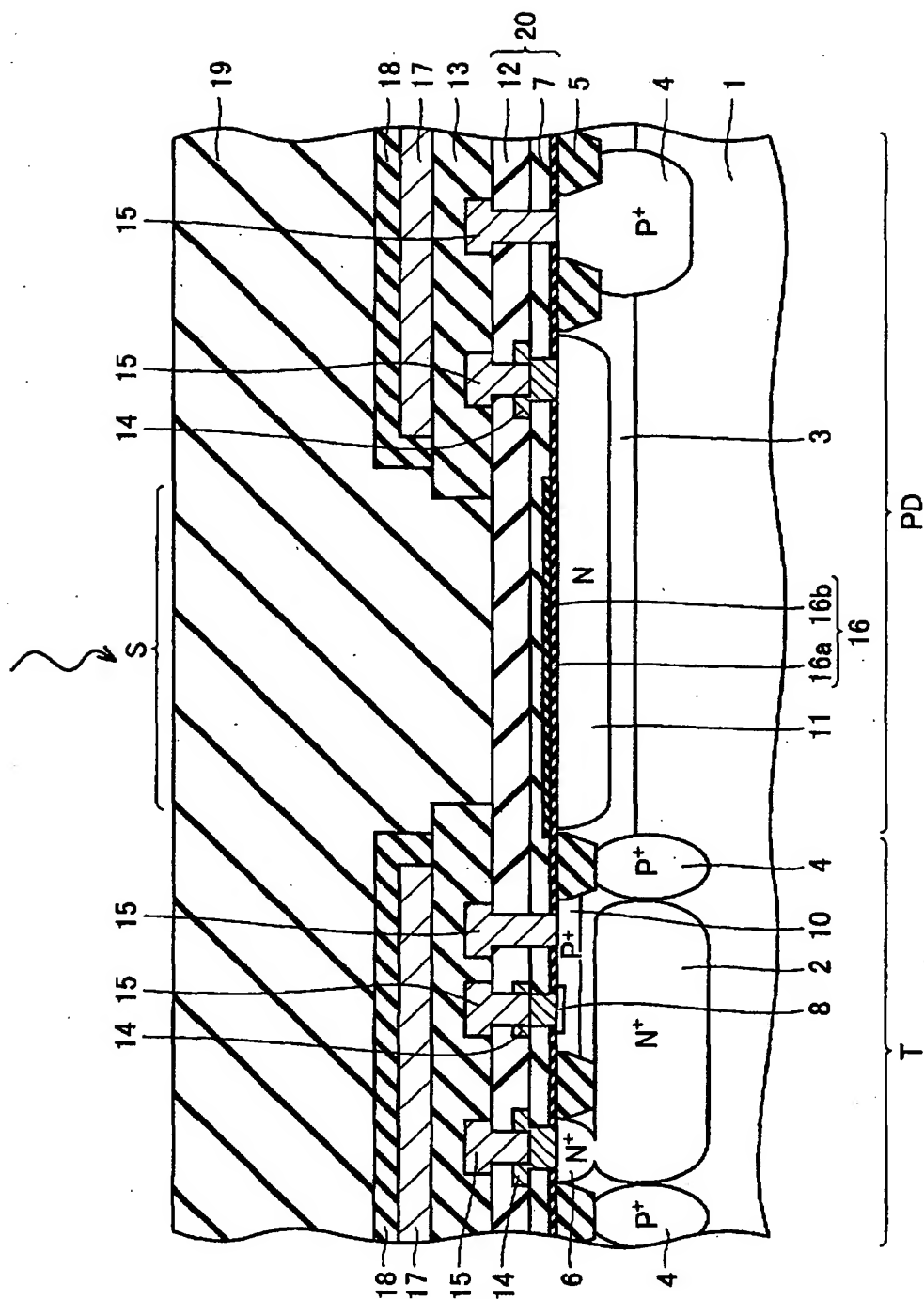
【符号の説明】

1 半導体基板、2 N+埋め込み領域、3 N型エピタキシャル層、4 P+型埋め込み拡散領域、5 素子分離絶縁膜、6 N+型領域、7 絶縁膜、8 N型エミッタ領域、10 P型ベース領域、11 N型領域、12 第1の層間絶縁膜、13 第2の層間絶縁膜、14 N型ポリシリコン膜、15 第1の配線、16 反射防止膜、16a シリコン酸化膜、16b シリコン窒化膜、17 第2の配線、18 カバー絶縁膜、19 モールド絶縁膜、20 保護用絶縁膜。

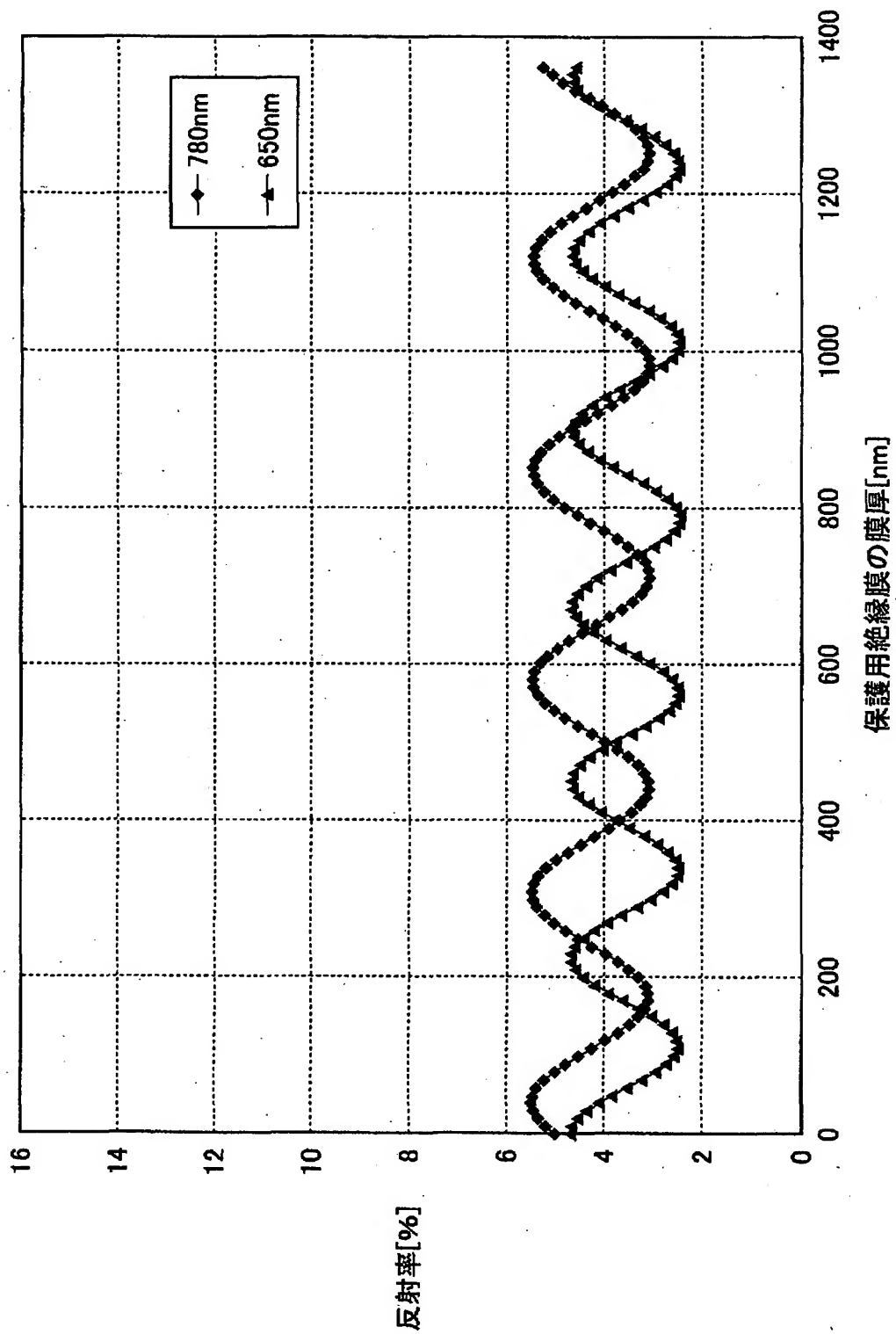
【書類名】

図面

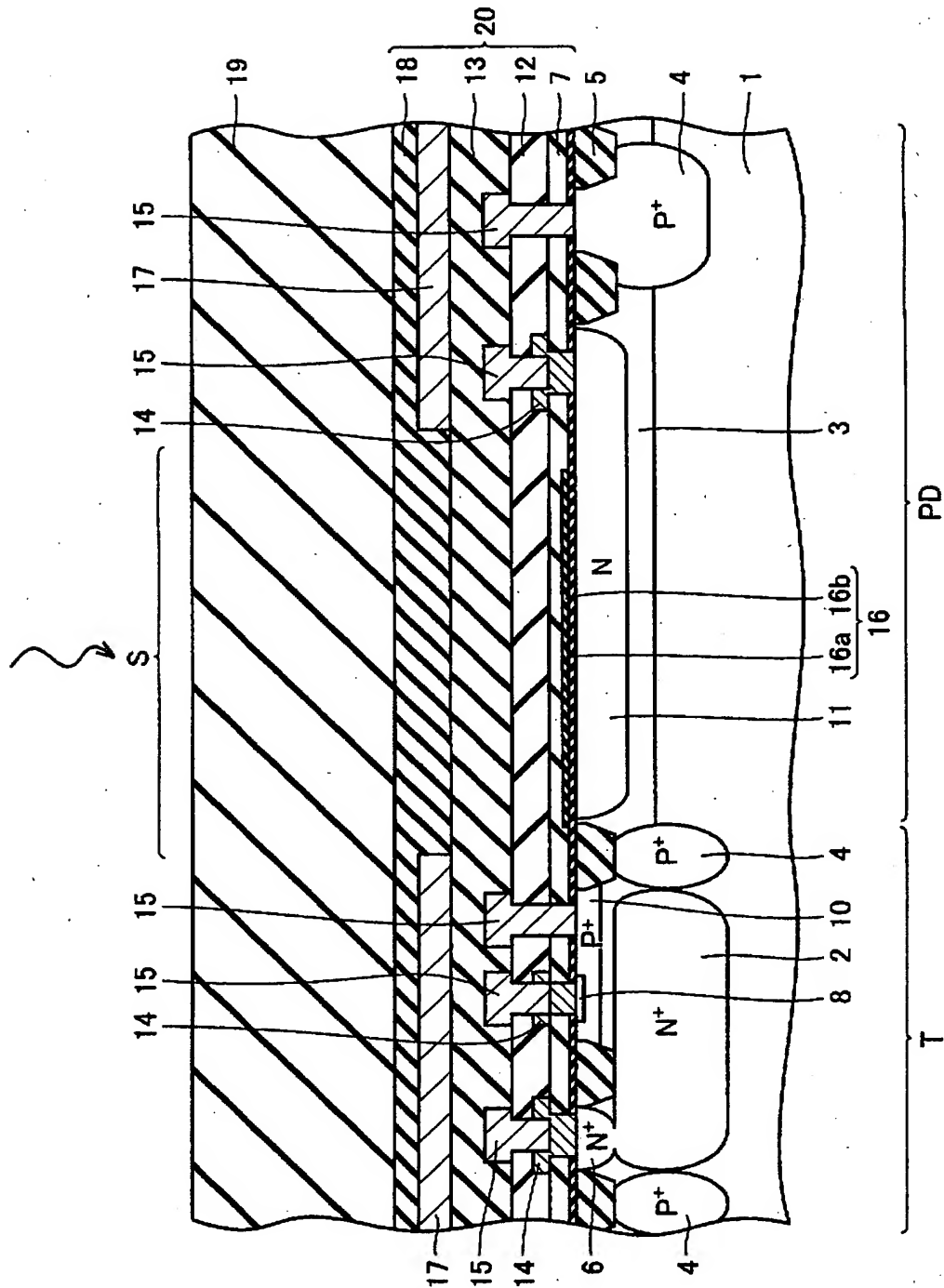
【図 1】



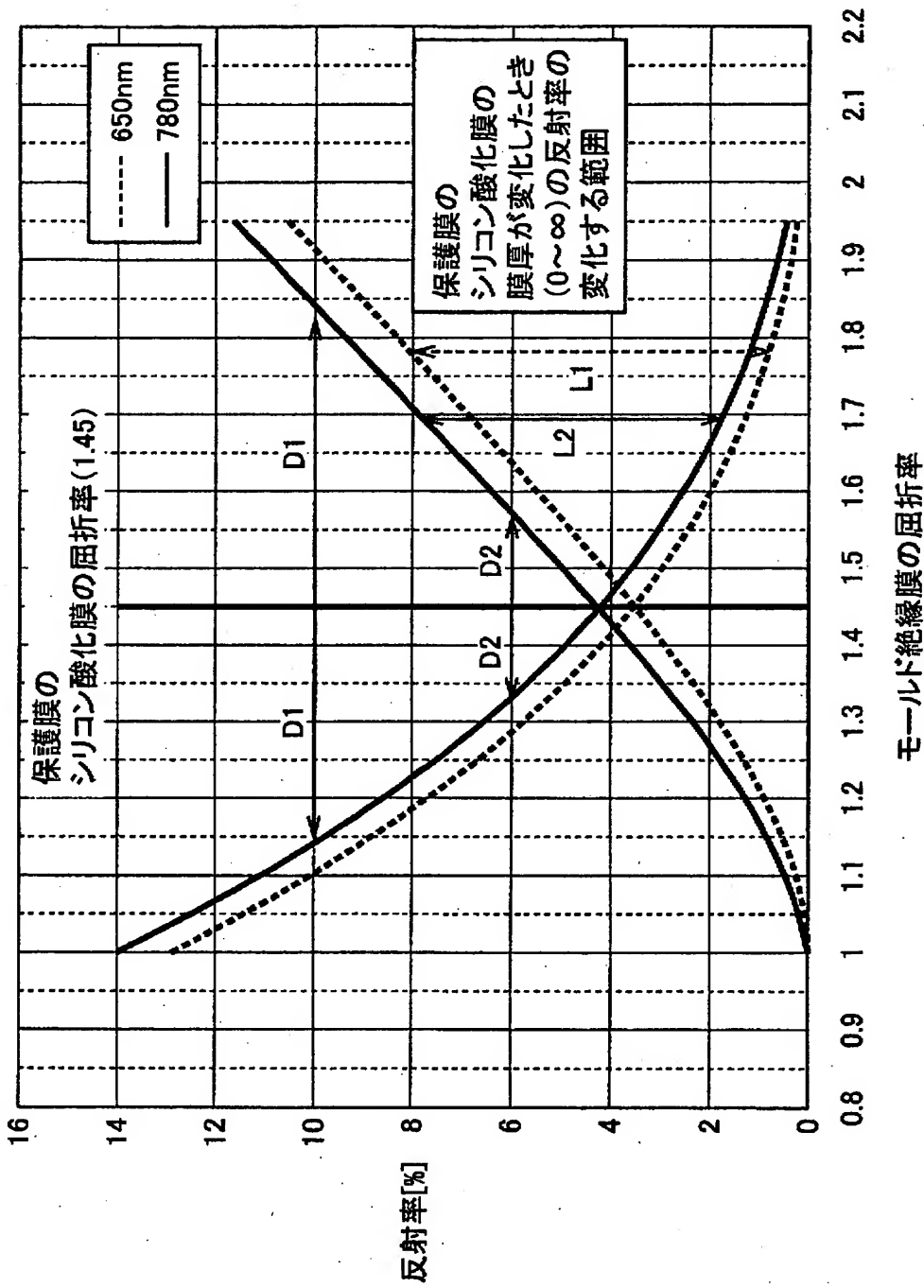
【図 2】



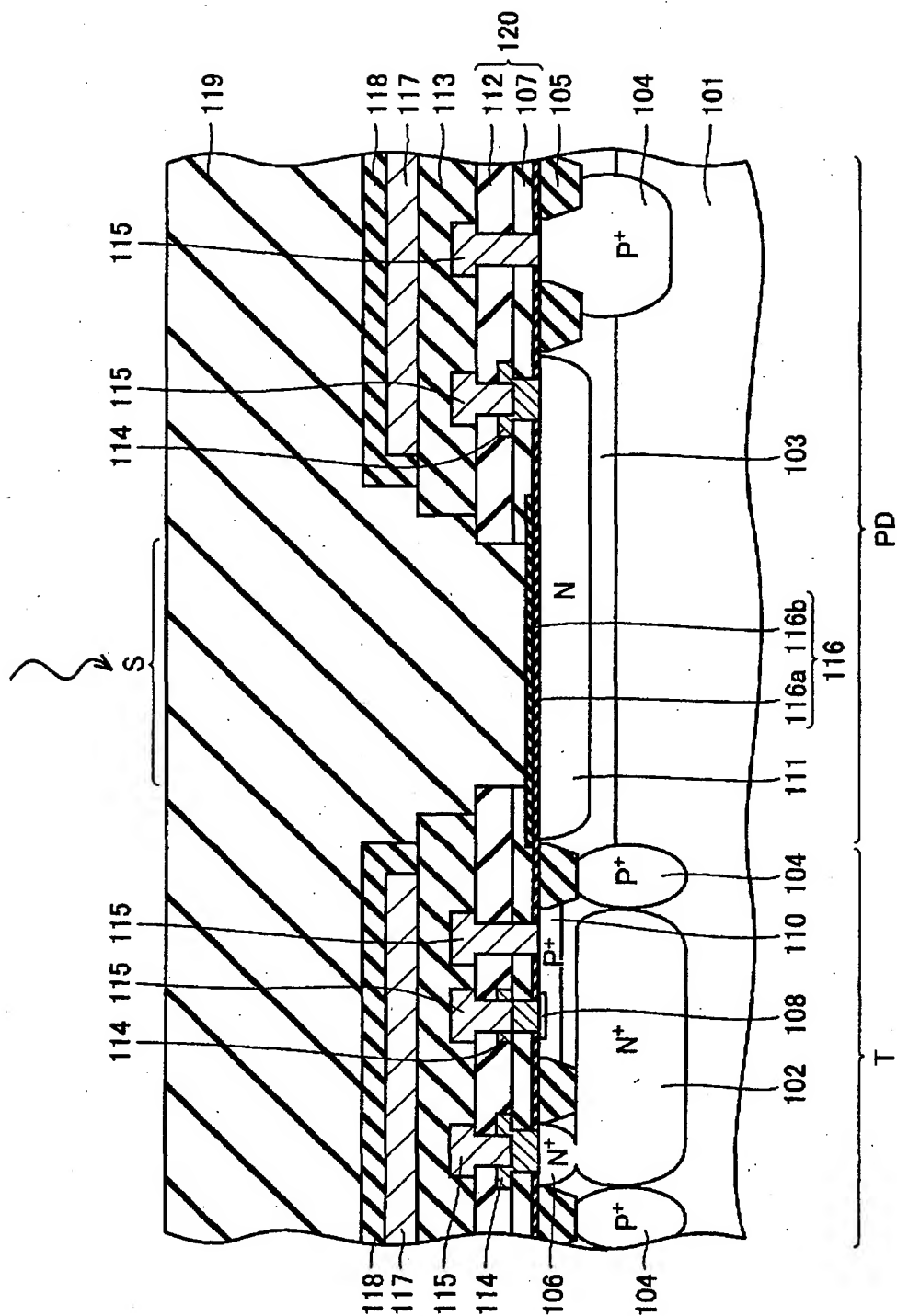
【図 3】



【図 4】



【図 5】



【書類名】 要約書

【要約】

【課題】 光の反射率を悪化させることなく工程の削減が図られる半導体装置と、そのような半導体装置を備えた光学装置を提供する。

【解決手段】 フォトダイオードの受光面が位置する領域 S では、第 1 の配線 1 5 および第 2 の配線 1 7 をパターニングする際にそれぞれの層が除去され、第 2 の層間絶縁膜 1 3 およびカバー絶縁膜 1 8 をそれぞれ形成した後にもそれぞれの層が除去される。一方、保護用絶縁膜 2 0 は、フォトダイオードの受光面が位置する領域 S ではエッチングによって除去されることはなく、反射防止膜 1 6 は保護用絶縁膜 2 0 によって覆われている。

【選択図】 図 1



出 願 人 履 歴 情 報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号  
氏 名 シャープ株式会社